

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2004-22658

(P2004-22658A)

(43) 公開日 平成16年1月22日 (2004.1.22)

(51) Int. Cl. ⁷

F I

テーマコード (参考)

H O 1 C 3/00

H O 1 C 3/00

Z

5 E 0 3 2

H O 1 C 17/00

H O 1 C 17/00

Z

審査請求 未請求 請求項の数 6 O L (全 11 頁)

(21) 出願番号

特願2002-172892 (P2002-172892)

(22) 出願日

平成14年6月13日 (2002. 6. 13)

(71) 出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町 2 1 番地

(74) 代理人 100079131

弁理士 石井 暁夫

(74) 代理人 100096747

弁理士 東野 正

(74) 代理人 100099966

弁理士 西 博幸

(72) 発明者 塚田 虎之

京都市右京区西院溝崎町 2 1 番地 ローム

株式会社内

F ターム (参考) 5E032 BA30 BB01 CA01 CC03 CC11

CC16 TA11 TB02

(54) 【発明の名称】 低い抵抗値を有するチップ抵抗器とその製造方法

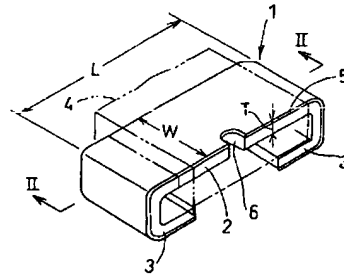
(57) 【要約】

【課題】 高抵抗の金属と低抵抗の金属との合金にて直方体に形成した抵抗体 2 と、この抵抗体 2 のうち直方体の長手方向の両端に設けた接続端子電極 3 とから成るチップ抵抗器において、その抵抗値を、抵抗温度係数及び重量の増大等を招来することなく、小さくできるようにする。

【解決手段】 前記抵抗体 2 における表面に、当該抵抗体 2 を構成する合金よりも低い抵抗の純金属によるメッキ層 5 を形成する。

【選択図】

図 1



【特許請求の範囲】

【請求項 1】

高抵抗の金属と低抵抗の金属との合金にて直方体に形成した抵抗体と、この抵抗体の両端に設けた接続端子電極とから成るチップ抵抗器において、
前記抵抗体における表面に、当該抵抗体を構成する合金よりも低い抵抗の純金属によるメッキ層を形成することを特徴とする低い抵抗値を有するチップ抵抗器。

【請求項 2】

前記請求項 1 の記載において、前記抵抗体を構成する合金が、負の抵抗温度係数を有するものであることを特徴とする低い抵抗値を有するチップ抵抗器。

【請求項 3】

前記請求項 1 又は 2 の記載において、前記接続端子電極を、抵抗体の両端から当該抵抗体の下面側に一体的に延びる形態にして、その表面にまで前記メッキ層を延長することを特徴とする低い抵抗値を有するチップ抵抗器。

【請求項 4】

前記請求項 1 ～ 3 のいずれかの記載において、前記抵抗体における途中部分に、断面積の部分的縮小部を設けて、この断面積の部分的縮小部を前記メッキ層にて埋めることを特徴とする低い抵抗値を有するチップ抵抗器。

【請求項 5】

高抵抗の金属と低抵抗の金属との合金板にて抵抗体を構成するリードの多数本を一体的に設けて成るリードフレームを製作する工程と、
前記リードフレームの各リードにおける抵抗体の表面に対して純金属によるメッキ層を形成する工程と、
前記リードフレームの各リードにおける抵抗体の抵抗値を調整する工程と、
前記リードフレームの各リードにおける抵抗体を絶縁体にて被覆したのちリードフレームから切り離す工程と、
から成ることを特徴とする低い抵抗値を有するチップ抵抗器の製造方法。

【請求項 6】

高抵抗の金属と低抵抗の金属との合金にて直方体にした抵抗体の多数個を並べて一体化して成る抵抗体用合金板と、これよりも低抵抗の金属を使用した接続端子電極用金属板とを重ね接合して積層素材金属板にする工程と、
前記積層素材金属板における抵抗体用合金板の上面に純金属によるメッキ層を形成したのち前記接続端子電極用金属板のうち接続端子電極以外の部分を除去するか、或いは、前記積層素材金属板における接続端子電極用金属板のうち接続端子電極以外の部分を除去したのち前記抵抗体用合金板の上面に純金属によるメッキ層を形成する工程と、
前記抵抗体用合金板の上面及び前記接続端子電極用金属板の下面のうち接続端子電極以外の部分を絶縁体にて被覆する工程と、
前記積層素材金属板を各抵抗体ごとに切断する工程と、
から成ることを特徴とする低い抵抗値を有するチップ抵抗器の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、例えば、 1Ω 以下というように低い抵抗値を有するチップ抵抗器と、これを製造する方法とに関するものである。

【0002】

【従来の技術】

従来、この種のチップ抵抗器は、例えば、特開 2001-118701 号公報等に記載されているように、抵抗体を、例えば、銅等のように低い抵抗を有する基材の金属（以下、低抵抗の金属と称する）に対してニッケル等のように前記基材の金属よりも高い抵抗を有する金属（以下、高抵抗の金属と称する）を添加して成る合金にて直方体に形成し、この抵抗体のうち直方体における長手方向に沿った左右両端に、プリント基板等に対して半田

付け等にて接続するために接続端子電極を設ける一方、前記抵抗体のうち少なくとも両接続端子電極間の部分を絶縁体にて被覆するという構成にしている。

【0003】

そして、この種のチップ抵抗器において、その両接続端子電極間における抵抗値は、その抵抗体を構成する合金における固有抵抗に依存するところが大きく、前記合金における固有の抵抗は、高抵抗の金属に対する低抵抗の金属の割合が大きいときには低く、低抵抗の金属に対する高抵抗の金属の割合が多くなると高くなるように、高抵抗の金属に対する低抵抗の金属の割合に比例して低くなり、低抵抗の金属に対する高抵抗の金属の割合に比例して高くなる。

【0004】

このために、従来のチップ抵抗器においては、その抵抗体の直方体における長手方向に沿った長さ寸法と、その長手方向と直角方向の幅寸法とが予め決められている場合において、その両接続端子電極間における抵抗値、つまり、チップ抵抗器における抵抗値をより低くするには、

▲1▼．前記合金を、高抵抗の金属に対する低抵抗の金属の割合を少なくした合金にする。

▲2▼．前記抵抗体における板厚さ寸法を厚くする。

のいずれか一方又は両方を採用するという構成にしている。

【0005】

【発明が解決しようとする課題】

しかし、一般に、金属材料には、抵抗が温度によって変化するという抵抗温度係数が存在し、この抵抗温度係数は、合金よりも純粋の金属のほうが高いという性質を有していることが知られている。

【0006】

従って、前記チップ抵抗器における抵抗値を低くすることのために、前記▲1▼のように、その抵抗体を構成する合金において低抵抗の金属（基材の金属）の割合を多くすることは、この合金は、前記低抵抗の金属（基材の金属）の純度に近づくことになるから、前記チップ抵抗器における抵抗温度係数が高くなるという問題がある。

【0007】

また、前記チップ抵抗器における抵抗値を低くすることのために、前記▲2▼のように、前記抵抗体における板厚さ寸法を厚くすることは、チップ抵抗器における重量のアップを招来するばかりか、抵抗体における長手方向の両端を接続端子電極に曲げ加工することが困難になり、且つ、抵抗値を、抵抗体に対するトリミング溝の刻設にて所定値に調節するためのトリミング調整が、著しく困難になるという問題がある。

【0008】

一方、金属材料における抵抗温度係数は、殆どの純金属の場合において正であるが、この純金属の複数を合金化した合金の場合には、その一部の合金に、負の抵抗温度係数を呈するものが存在し、この負の抵抗温度係数を有する合金を抵抗体を使用した場合には、この負の抵抗温度係数が、前記チップ抵抗器に、そのまま、マイナスの抵抗温度係数となって現れるという点も問題であった。

【0009】

本発明は、これら問題を解消したチップ抵抗器と、これを製造する方法とを提供することを技術的課題とするものである。

【0010】

【課題を解決するための手段】

この技術的課題を達成するため本発明における請求項1は、

「高抵抗の金属と低抵抗の金属との合金にて直方体に形成した抵抗体と、この抵抗体の両端に設けた接続端子電極とから成るチップ抵抗器において、

前記抵抗体における表面に、当該抵抗体を構成する合金よりも低い抵抗の純金属によるメッキ層を形成する。」

ことを特徴としている。

【0011】

本発明における請求項2は、

「前記請求項1の記載において、前記抵抗体を構成する合金が、負の抵抗温度係数を有するものである。」

ことを特徴としている。

【0012】

本発明における請求項3は、

「前記請求項1又は2の記載において、前記接続端子電極を、抵抗体の両端から当該抵抗体の下面側に一体的に延びる形態にして、その表面にまで前記メッキ層を延長する。」

10

ことを特徴としている。

【0013】

本発明における請求項4は、

「前記請求項1～3のいずれかの記載において、前記抵抗体における途中部分に、断面積の部分的縮小部を設けて、この断面積の部分的縮小部を前記メッキ層にて埋める。」

ことを特徴としている。

【0014】

また、本発明における製造方法は、第1に、

「高抵抗の金属と低抵抗の金属との合金板にて抵抗体を構成するリードの多数本を一体的に設けて成るリードフレームを製作する工程と、

20

前記リードフレームの各リードにおける抵抗体の表面に対して純金属によるメッキ層を形成する工程と、

前記リードフレームの各リードにおける抵抗体の抵抗値を調整する工程と、

前記リードフレームの各リードにおける抵抗体を絶縁体にて被覆したのちリードフレームから切り離す工程と、

から成る。」

ことを、第2に、

「高抵抗の金属と低抵抗の金属との合金にて直方体にした抵抗体の多数個を並べて一体化して成る抵抗体用合金板と、これよりも低抵抗の金属を使用した接続端子電極用金属板とを重ね接合して積層素材金属板にする工程と、

30

前記積層素材金属板における抵抗体用合金板の上面に純金属によるメッキ層を形成したのち前記接続端子電極用金属板のうち接続端子電極以外の部分を除去するか、或いは、前記積層素材金属板における接続端子電極用金属板のうち接続端子電極以外の部分を除去したのち前記抵抗体用合金板の上面に純金属によるメッキ層を形成する工程と、

前記抵抗体用合金板の上面及び前記接続端子電極用金属板の下面のうち接続端子電極以外の部分を絶縁体にて被覆する工程と、

前記積層素材金属板を各抵抗体ごとに切断する工程と、

から成る。」

ことを特徴としている。

【0015】

40

【発明の作用・効果】

前記したように、高抵抗の金属と低抵抗の金属との合金製の抵抗体における表面に、前記合金よりも低い抵抗の純金属によるメッキ層を形成することにより、両接続端子電極間における抵抗値は、抵抗体を合金のみで構成する場合よりも、前記純金属のメッキ層の分だけ低くなる。

【0016】

これにより、両接続端子電極間における抵抗値、つまり、チップ抵抗器における抵抗値を、前記抵抗体を構成する合金において高抵抗の金属に対する低抵抗の金属の割合を多くすることなく、且つ、前記抵抗体における板厚さ寸法を厚くすることなく、低くすることができるから、チップ抵抗器における抵抗値を、その長さ寸法及び幅寸法を同じにした状態

50

で低くする場合に、抵抗温度係数が増大すること、及び、前記抵抗値のトリミング調整及び前記接続端子電極の曲げ加工が困難になること、並びに、重量が増大することを確実に回避できるのである。

【0017】

この場合、前記純金属のメッキ層における抵抗温度係数は、一般的に正であるから、請求項2に記載したように、抵抗体を、負の抵抗温度係数を有する金属合金製にすることにより、この抵抗体における負の抵抗温度係数を、この抵抗体の表面に形成したメッキ層における正の抵抗温度係数にて相殺できるから、チップ抵抗器に負の抵抗温度係数が現れることを回避できるか、或いは、チップ抵抗器に現れる負の抵抗温度係数を小さくできるのである。

10

【0018】

また、請求項3に記載した構成にすることにより、前記抵抗体の両端に接続端子電極を設けることが容易にできるとともに、この両接続端子電極のプリント基板等に対する半田付け性を、その表面にまで延長したメッキ層にて向上でき、しかも、チップ抵抗器における抵抗値を、両接続端子電極の表面にまで延長したメッキ層にて低くすることができる。

【0019】

更にまた、請求項4に記載した構成にすることにより、チップ抵抗器における抵抗値を、更に低くすることができる。

【0020】

加えて、請求項5又は6に記載した製造方法によると、前記した構成のチップ抵抗器の多数個を、同時に低コストで製造できる。

20

【0021】

【発明の実施の形態】

以下、本発明の実施の形態を図面について説明する。

【0022】

図1及び図2は、第1の実施の形態によるチップ抵抗器1を示す。

【0023】

このチップ抵抗器1は、長さ寸法がLで、幅寸法がWで、厚さ寸法がTの直方体に形成された抵抗体2と、この抵抗体2の両端に当該抵抗体2の下面側に折り曲げるようにして一体的に設けた一対の接続端子電極3と、前記抵抗体2を被覆する耐熱合成樹脂又はガラス等の絶縁体4とで構成されている。

30

【0024】

前記抵抗体2及び両接続端子電極3は、例えば、銅・ニッケル合金、ニッケル・クロム合金又は鉄・クロム合金等のように、低い抵抗を有する基材の金属（以下、低抵抗の金属と称する）に対してこの基材の金属よりも高い抵抗を有する金属（以下、高抵抗の金属と称する）を添加して成る合金製である。

【0025】

なお、前記低抵抗の金属及び高抵抗の金属のいずれか一方又は両方を、低抵抗の金属と高抵抗の金属との合金にしても良いことはいうまでもない。

【0026】

40

そして、前記抵抗体2の表面に、当該抵抗体2を構成する合金よりも低い抵抗を有する銅又は銀等の純金属によるメッキ層5を、当該メッキ層5が前記両接続端子電極3の表面にまで延びるように形成する。

【0027】

なお、前記メッキ層5は、前記抵抗体2を絶縁体4にて被覆する前において形成することはいうまでもなく、また、図1において、符号6は、前記抵抗体2に対して、その抵抗値を調節するためにレーザ光線の照射等にて刻設したトリミング溝であり、このトリミング溝6の刻設による抵抗値の調整は、前記メッキ層5の形成したあとで、且つ、前記抵抗体2を絶縁体4にて被覆する前において行われる。

【0028】

50

このように、高抵抗の金属と低抵抗の金属との合金製の抵抗体2における表面に、前記合金よりも低い抵抗の純金属によるメッキ層5を形成することにより、両接続端子電極3間における抵抗値は、抵抗体2を合金のみで構成する場合よりも、前記純金属のメッキ層5の分だけ低くなるから、両接続端子電極3間における抵抗値、つまり、チップ抵抗器1における抵抗値を、前記抵抗体2を構成する金属合金において高抵抗の金属に対する低抵抗の金属の割合を多くすることなく、且つ、前記抵抗体2における板厚さ寸法Tを厚くすることなく、低くすることができる。

【0029】

一方、チップ抵抗器1は、その両接続端子電極3においてプリント基板等に対して半田付けされるものであり、この場合において、前記抵抗体2の表面に形成するメッキ層5を、前記両接続端子電極3の表面にまで延長することにより、この両接続端子電極3のプリント基板等に対する半田付け性を、その表面にまで延長したメッキ層5にて向上できるとともに、チップ抵抗器1における抵抗値を、両接続端子電極3の表面にまで延長したメッキ層5にて更に低くすることができる。

10

【0030】

前記チップ抵抗器1における抵抗値は、抵抗体2の表面に形成するメッキ層5を、図3に示すように、適宜長さSだけ分断するか、図4に示すように、幅狭に形成することによって、高くことができ、また、図5に示すように、抵抗体2の下面にも、メッキ層5'を形成するか、或いは、前記メッキ層5を厚くすることによって、低くすることができるというように、前記メッキ層5によって抵抗値を任意に設定することができる。

20

【0031】

更にまた、図6及び図7に示すように、抵抗体2に対してその長手側面から横方向に延びるスリット溝7を少なくとも一つ以上穿設するか、貫通孔を穿設する等して、当該抵抗体2における断面積を部分的に縮小し、このスリット溝7又は貫通孔等のような断面積の部分的縮小部を、抵抗体2の表面に形成したメッキ層5、又は抵抗体2の両面に形成したメッキ層5、5'にて埋めるように構成することにより、チップ抵抗器1における抵抗値を、更に低い、微小な抵抗値にすることができる。

【0032】

ところで、前記メッキ層5、5'の純金属における抵抗温度係数は、一般的に正であるから、この正の抵抗温度係数を有する純金属のメッキ層5、5'を、例えば、43～45wt%がニッケルで残りが銅の銅ニッケル合金等のように負の抵抗温度係数を有する合金金属製の抵抗体2に対して形成することにより、前記抵抗体2における負の抵抗温度係数を、この抵抗体2の表面に形成したメッキ層5における正の抵抗温度係数にて相殺できるから、チップ抵抗器1に負の抵抗温度係数が現れることを回避できるか、或いは、チップ抵抗器1に現れる負の抵抗温度係数を小さくできる。

30

【0033】

次に、前記第1の実施の形態によるチップ抵抗器1の製造に際しては、以下に述べる方法を採用できる。

【0034】

すなわち、図8に示すように、板厚さTの合金板より打ち抜いたリードフレームAにおいて、所定長さ寸法Lの抵抗体2と、その両端における接続端子電極3とを形成するリードA1を、長手方向に適宜ピッチの間隔で多数本一体的に設けて、この各リードA1における上面のうち、前記抵抗体2及び両接続端子電極3の長さに相当する幅寸法Kの部分に、純金属によるメッキ層5を形成する。

40

【0035】

次いで、図9に示すように、前記各リードA1の一端をリードフレームAから切り離したのち、この各リードA1の両端に通電用のプローブを接触して、抵抗体2における抵抗値を測定しながら、抵抗体2にレーザ光線の照射等にてトリミング溝6を穿設することにより、抵抗体2における抵抗値が所定の定格値になるように調整する。

【0036】

50

次いで、図 10 に示すように、前記各リード A 1 のうち抵抗体 2 の部分を、絶縁体 4 にて被覆する。

【0037】

次いで、図 11 に示すように、前記各リード A 1 の他端をリードフレーム A から切り離したのち、両接続端子電極 3 に対する曲げ加工を行うことにより、図 1 及び図 2 に示す構造のチップ抵抗器 1 を得ることができる。

【0038】

そして、図 12 及び図 13 は、第 2 の実施の形態によるチップ抵抗器 11 を示す。

【0039】

このチップ抵抗器 11 は、長さ寸法が L で、幅寸法が W で、厚さ寸法が T の直方体に形成して成る抵抗体 12 と、この抵抗体 12 の下面における両端に固着した接続端子電極 13 と、前記抵抗体 2 を被覆する絶縁体 14 とによって構成されている。 10

【0040】

前記抵抗体 12 は、前記第 1 の実施の形態の場合と同様に、例えば、銅・ニッケル合金、ニッケル・クロム合金又は鉄・クロム合金等のように、低い抵抗を有する基材の金属（以下、低抵抗の金属と称する）に対してこの基材の金属よりも高い抵抗を有する金属（以下、高抵抗の金属と称する）を添加して成る合金製である。

【0041】

これに対して、両接続端子電極 13 は、前記抵抗体 12 を構成する合金よりも低い抵抗を有する合金製にするか、銅等の純金属製である。 20

【0042】

そして、前記抵抗体 12 の表面に、当該抵抗体 12 を構成する合金よりも低い抵抗を有する銅又は銀等の純金属によるメッキ層 15 を形成する。

【0043】

このメッキ層 15 を形成することにより、前記第 1 の実施の形態の場合と同様に、両接続端子電極 13 間における抵抗値は、抵抗体 12 を合金のみで構成する場合よりも、前記純金属のメッキ層 15 の分だけ低くなるから、両接続端子電極 13 間における抵抗値、つまり、チップ抵抗器 11 における抵抗値を、前記抵抗体 12 を構成する金属合金において高抵抗の金属に対する低抵抗の金属の割合を多くすることなく、且つ、前記抵抗体 12 における板厚さ寸法 T を厚くすることなく、低くすることができる。 30

【0044】

この第 2 の実施の形態においても、前記第 1 の実施の形態と同様に、メッキ層 15 によって抵抗値を任意に設定することができるとともに、図 6 及び図 7 の構成にすることによって、更に低い微小な抵抗値にすることができる。

【0045】

また、この第 2 の実施の形態においても、抵抗体 12 を、例えば、43～45wt% がニッケルで残りが銅の銅ニッケル合金等のように負の抵抗温度係数を有する合金製にすることにより、チップ抵抗器 11 に負の抵抗温度係数が現れることを回避できるか、或いは、チップ抵抗器 11 に現れる負の抵抗温度係数を小さくできる。

【0046】

そして、前記第 2 の実施の形態によるチップ抵抗器 11 の製造に際しては、以下に述べる方法を採用できる。 40

【0047】

すなわち、先ず、図 14 及び図 15 に示すように、前記抵抗体 12 の多数個を縦及び横方向に並べて一体化して成る抵抗体用合金板 B1 を用意して、この抵抗体用合金板 B1 の下面に、前記接続端子電極 13 を形成するための接続端子電極用金属板 B2 を重ねて接合することにより、積層素材金属板 B を製作し、この積層素材金属板 B における前記抵抗体用合金板 B1 の上面のうち前記各抵抗体 12 の箇所の各々に、純金属によるメッキ層 15 を形成する。

【0048】

50

次いで、図 1 6 及び図 1 7 に示すように、前記積層素材金属板 B における前記接続端子電極用金属板 B 2 のうち、前記抵抗体 1 2 の両端における接続端子 1 3 の部分を残し、その他の部分を切削加工等により除去する。

【0049】

次いで、図 1 8 及び図 1 9 に示すように、前記積層素材金属板 B における抵抗体用合金板 B 1 の上面の全体と、前記抵抗体用合金板 B 1 における下面のうち前記各接続端子電極 1 3 間の部分を、絶縁体 1 4 にて被覆する。

【0050】

そして、最後に、前記積層素材金属板 B を、前記各抵抗体 1 2 ごとに区画する縦方向の切断線 B' 及び横方向の切断線 B'' に沿って切断することにより、図 1 2 及び図 1 3 に示す構造のチップ抵抗器 1 を得ることができる。

【0051】

また、この製造方法においては、前記積層素材金属体 B における抵抗体用合金板 B 1 の上面に対して純金属によるメッキ層 1 5 を形成する工程を、前記積層素材金属体 B における接続端子電極用金属板 B 2 のうち接続端子電極 1 3 以外の部分を切削加工等により除去する工程の後において行うようにしても良い。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施の形態によるチップ抵抗器を示す斜視図である。

【図 2】図 1 の I I - I I 視断面図である。

【図 3】前記チップ抵抗器における第 1 の変形例を示す斜視図である。

【図 4】前記チップ抵抗器における第 2 の変形例を示す斜視図である。

【図 5】前記チップ抵抗器における第 3 の変形例を示す斜視図である。

【図 6】前記チップ抵抗器における第 3 の変形例を示す部分平面図である。

【図 7】図 6 の V I I - V I I 視断面図である。

【図 8】前記チップ抵抗器の製造に際しての第 1 の工程を示す斜視図である。

【図 9】前記チップ抵抗器の製造に際しての第 2 の工程を示す斜視図である。

【図 10】前記チップ抵抗器の製造に際しての第 3 の工程を示す斜視図である。

【図 11】前記チップ抵抗器の製造に際しての第 4 の工程を示す斜視図である。

【図 12】本発明の第 2 の実施の形態によるチップ抵抗器を示す斜視図である。

【図 13】図 1 2 の X I I I - X I I I 視断面図である。

【図 14】前記チップ抵抗器の製造に際しての第 1 の工程を示す斜視図である。

【図 15】図 1 4 の X V - X V 視拡大断面図である。

【図 16】前記チップ抵抗器の製造に際しての第 2 の工程を示す斜視図である。

【図 17】図 1 6 の X V I I - X V I I 視拡大断面図である。

【図 18】前記チップ抵抗器の製造に際しての第 3 の工程を示す斜視図である。

【図 19】図 1 8 の X I X - X I X 視拡大断面図である。

【符号の説明】

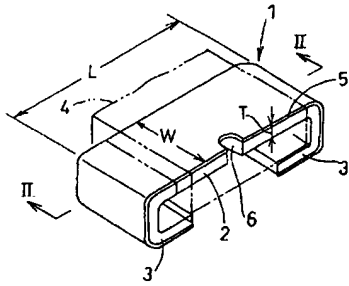
1, 1 1	チップ抵抗器
2, 1 2	抵抗体
3, 1 3	接続端子電極
4, 1 4	絶縁体
5, 1 5	メッキ層
6	トリミング溝

20

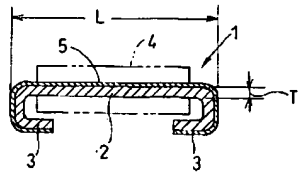
30

40

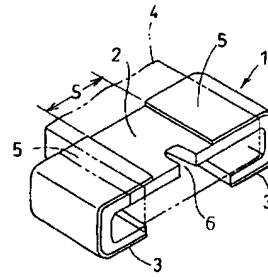
【図 1】



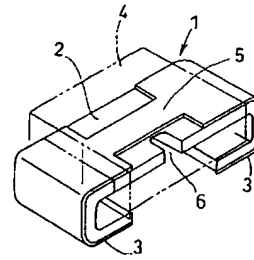
【図 2】



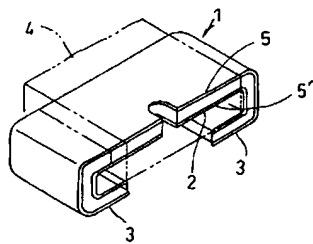
【図 3】



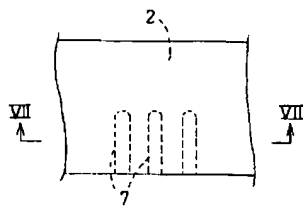
【図 4】



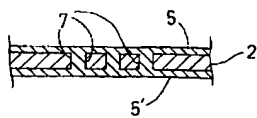
【図 5】



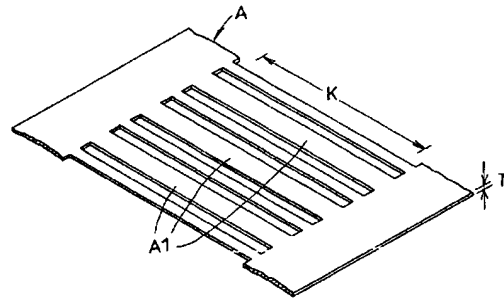
【図 6】



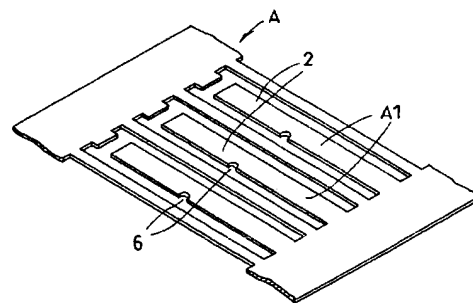
【図 7】



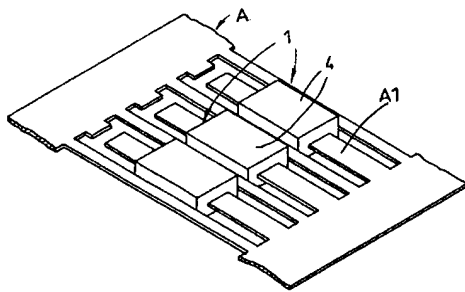
【図 8】



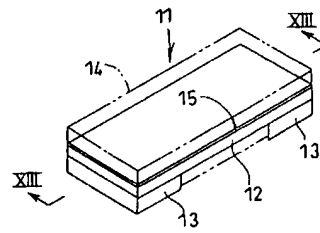
【図 9】



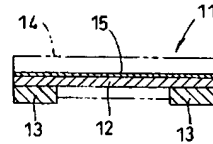
【図 1 0】



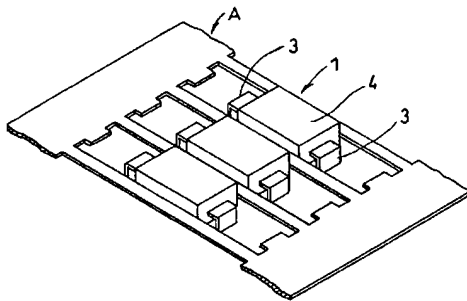
【図 1 2】



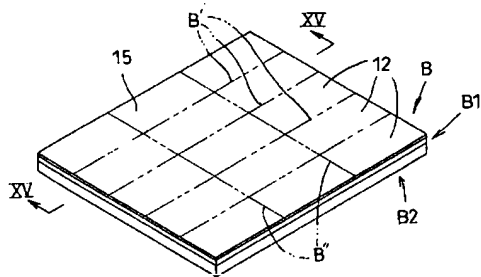
【図 1 3】



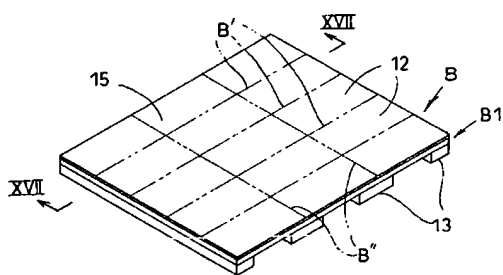
【図 1 1】



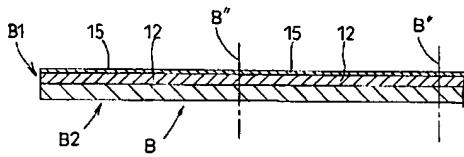
【図 1 4】



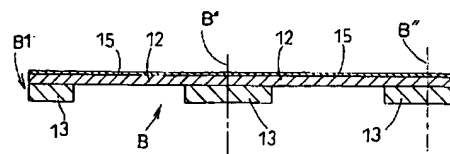
【図 1 6】



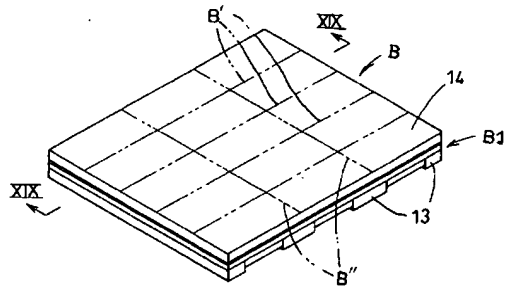
【図 1 5】



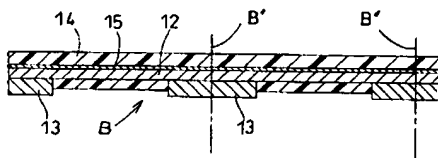
【図 1 7】



【図 18】



【図 19】



\~15~

PAT-NO: JP02004022658A

DOCUMENT-IDENTIFIER: JP 2004022658 A

TITLE: CHIP RESISTOR HAVING LOW RESISTANCE AND ITS
MANUFACTURING METHOD

PUBN-DATE: January 22, 2004

INVENTOR-INFORMATION:

NAME

TSUKADA, TORAYUKI

COUNTRY

N/A

ASSIGNEE-INFORMATION:

NAME

ROHM CO LTD

COUNTRY

N/A

APPL-NO: JP2002172892

APPL-DATE: June 13, 2002

INT-CL (IPC): H01C003/00, H01C017/00

ABSTRACT:

PROBLEM TO BE SOLVED: To decrease resistance without causing an increase in the temperature coefficient of resistance or weight in a chip resistor composed of a rectangular prism resistor formed of an alloy of a high-resistance metal and a low-resistance metal, and connection terminal electrodes provided at both ends of the rectangular prism resistor in the longitudinal direction.

SOLUTION: On the surface of the rectangular prism resistor 2 formed of an alloy of a high-resistance metal and a low-resistance metal, a plating layer 5 of a pure metal having resistance lower than that of the alloy composing the resistor 2 is formed.

COPYRIGHT: (C) 2004, JPO